

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-095234

(43)Date of publication of application : 09.04.1999

(51)Int.Cl.

G02F 1/1343

(21)Application number : 09-255562

(71)Applicant : SHARP CORP

(22)Date of filing : 19.09.1997

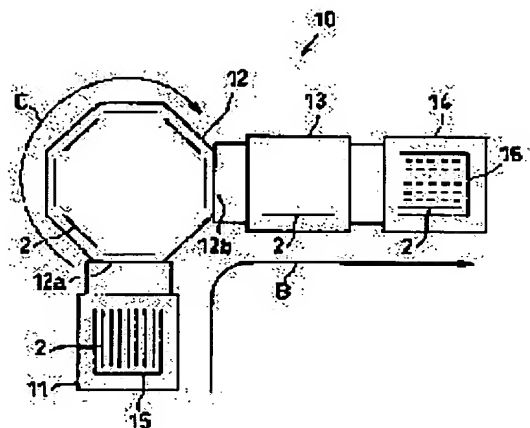
(72)Inventor : MORI HIDEYUKI
SAKONO IKUO

(54) FORMATION OF TRANSPARENT CONDUCTIVE FILM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for formation of a transparent conductive film which prevents the generation of columnar projections and improves the yield of products, such as liquid crystal panels.

SOLUTION: This method for formation consists in washing a substrate 2 and drying this substrate 2 at $\leq 100^{\circ}\text{C}$ in a baking chamber 12 at the time of forming the transparent conductive film consisting of indium tin oxide on color filters formed on the substrate 2, then forming the transparent conductive film on the color filters by sputtering while heating the substrate 2 at $\leq 150^{\circ}\text{C}$ in a film forming chamber 13.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-95234

(43) 公開日 平成11年(1999) 4月9日

(51) Int.Cl.⁶
G 0 2 F 1/1343

識別記号

F I
G 0 2 F 1/1343

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平9-255562

(22) 出願日 平成9年(1997) 9月19日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 森 英之

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 迫野 郁夫

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

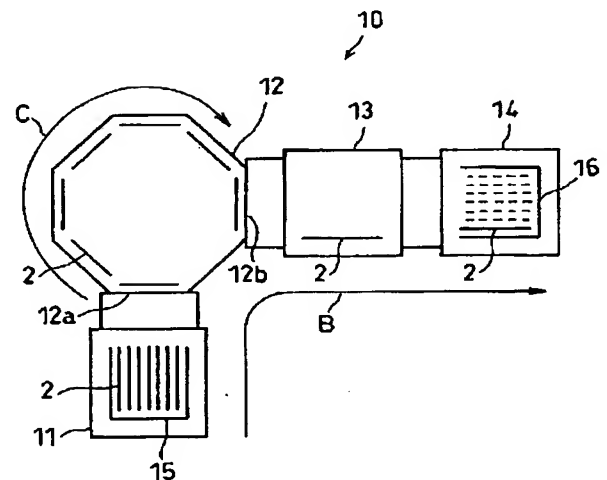
(74) 代理人 弁理士 原 謙三

(54) 【発明の名称】 透明導電膜の形成方法

(57) 【要約】

【課題】 柱状突起の発生を防止し、液晶パネル等の製品の歩留りを向上する透明導電膜の形成方法を提供する。

【解決手段】 基板2上に設けたカラーフィルタ上に、酸化インジウム錫からなる透明導電膜を形成する際に、基板2を洗浄し、該基板2をベーク室12にて100℃以下の温度で乾燥させた後、成膜室13において、基板2を150℃以下の温度で加熱しながら、スパッタリングにより透明導電膜を形成する。



【特許請求の範囲】

【請求項 1】基板上に設けたカラーフィルタ上に、酸化インジウム錫などからなる透明導電膜を形成する透明導電膜の形成方法において、

前記基板を洗浄後、該基板を 100℃以下の温度で乾燥させる第 1 の工程と、

前記基板を 150℃以下の温度で加熱しながら、前記カラーフィルタ上に前記透明導電膜を形成する第 2 の工程とを含むことを特徴とする透明導電膜の形成方法。

【請求項 2】前記第 1 の工程において、前記基板を乾燥させる際の温度を 25℃以上 100℃以下に設定することを特徴とする請求項 1 記載の透明導電膜の形成方法。

【請求項 3】前記第 2 の工程において、前記基板を加熱する際の温度を 100℃以上 150℃以下に設定することを特徴とする請求項 1 または 2 記載の透明導電膜の形成方法。

【請求項 4】スパッタリングにより、前記透明導電膜を形成することを特徴とする請求項 1～3 のいずれかに記載の透明導電膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置の液晶パネルの製造時などにおいて好適に実施される透明導電膜の形成方法に関する。

【0002】

【従来の技術】従来より、液晶表示装置の液晶パネルの製造時などにおいて、着色顔料を用いたカラーフィルタ上に、酸化インジウム錫（以下、「ITO」という。）等からなる透明導電膜を形成することが行われている。かかる透明導電膜の形成工程では、基板上にカラーフィルタを形成した後、該基板を洗浄・乾燥し、次いで、スパッタリング法、CVD法（化学的気相成長法）、真空蒸着法、あるいは ITO 溶液と呼ばれる有機溶媒を用いる方法などによって、カラーフィルタ上に透明導電膜を形成するものである。

【0003】

【発明が解決しようとする課題】しかし、かかる透明導電膜の形成工程において、顔料分散法により形成したカラーフィルタ等を用いた場合には、図 6 に示すように、基板 50 上のカラーフィルタ 51 の上に形成された透明導電膜 52 中に、柱状の突起 52a が多数発生することがあった。

【0004】そして、液晶パネルの場合、このような柱状突起 52a が原因となって、液晶の配向不良を来す結果、表示ムラが起きたり、あるいは、パネルを構成する他方の基板との電氣的短絡による不良が発生するといった問題が生じていた。

【0005】本発明は、上記の問題点を鑑みてなされたものであり、その目的は、柱状突起の発生を抑制・防止し、液晶パネル等の製品の歩留りを向上する透明導電膜

の形成方法を提供することにある。

【0006】

【課題を解決するための手段】請求項 1 の発明に係る透明導電膜の形成方法は、上記の課題を解決するために、基板上に設けたカラーフィルタ上に、酸化インジウム錫などからなる透明導電膜を形成する透明導電膜の形成方法において、前記基板を洗浄後、該基板を 100℃以下の温度で乾燥させる第 1 の工程と、前記基板を 150℃以下の温度で加熱しながら、前記カラーフィルタ上に前記透明導電膜を形成する第 2 の工程とを含むことを特徴としている。

【0007】上記の方法によれば、第 1 の工程における乾燥温度を 100℃以下とし、第 2 の工程における成膜時の温度を 150℃以下としており、これによって、柱状突起の発生を抑制・防止できる。

【0008】ITO 膜等の透明導電膜の成膜は、通常、絶縁性基板を 250℃～350℃に加熱し、この加熱された基板上に真空蒸着法やスパッタ法等の手段を用いて行っている。しかし、このように加熱された基板上に透明導電膜を成膜すると、成膜工程中に透明導電膜が結晶成長し、結晶粒径が大きくなってしまう。

【0009】そこで、柱状突起の発生要因としては、透明導電膜の成膜前及び成膜中に基板を加熱することにより、成膜工程中に柱状に結晶成長することが原因と考えられる。

【0010】従って、上記の方法のごとく、成膜前洗浄後の乾燥温度と、成膜中の基板加熱温度との設定温度を低くすることによって、柱状への結晶成長が抑制できる。

【0011】それゆえ、カラーフィルタ上に表面の平坦な透明導電膜を形成することができ、液晶パネルの製造時などに適用した場合には、液晶の配向不良などを防止して表示品位の良好なパネルを得ることができる。

【0012】請求項 2 の発明に係る透明導電膜の形成方法は、上記の課題を解決するために、請求項 1 の方法において、前記第 1 の工程にて、前記基板を乾燥させる際の温度を 25℃以上 100℃以下に設定することを特徴としている。

【0013】上記の方法によれば、所望の乾燥処理を行いつつ、柱状突起の発生を抑制・防止を確実なものにできる。

【0014】請求項 3 の発明に係る透明導電膜の形成方法は、上記の課題を解決するために、請求項 1 または 2 の方法において、前記第 2 の工程にて、前記基板を加熱する際の温度を 100℃以上 150℃以下に設定することを特徴としている。

【0015】上記の方法によれば、カラーフィルタとの良好な密着性を確保して所望の膜形成処理を行いつつ、柱状突起の発生を抑制・防止を確実なものにできる。

【0016】請求項 4 の発明に係る透明導電膜の形成方

3
法は、上記の課題を解決するために、請求項1～3のいずれかの方法において、スパッタリングにより、前記透明導電膜を形成することを特徴としている。

【0017】上記の方法によれば、第1の工程における乾燥処理の後、スパッタリングによってカラーフィルタ上に透明導電膜を成膜する場合にも、柱状突起の発生を抑制・防止して、良好な透明導電膜を形成することができる。

【0018】

10 【発明の実施の形態】本発明の実施の一形態について図1～図5に基づいて説明すれば、以下の通りである。

【0019】本実施形態に係る透明導電膜の形成方法は、液晶表示装置の液晶パネルの製造時に、着色顔料を用いて形成したカラーフィルタ上に、透明導電膜であるITO膜を形成する方法である。より詳細には、本形成方法は、各画素ごとにTFT（薄膜トランジスタ）素子等のアクティブ素子を設けたアクティブマトリックス型液晶パネルの製造時に、アクティブ素子を設けた一方の基板に対向して該基板と共にパネルを構成することになる対向基板上に、顔料分散法によりカラーフィルタを形成した後、該対向基板を洗浄・乾燥し、次いで、スパッタリングにより該カラーフィルタ上に透明導電膜であるITO膜を形成する方法である。

20 【0020】上記アクティブマトリックス型液晶パネルの製造においては、例えば、図2に示されるような各画素ごとにTFT素子を設けたTFT基板1と、これに対向する対向基板2とを互いに貼り合わせ、両基板1・2間に液晶を注入・封止することにより、パネルを製造する。

30 【0021】両基板1・2には、液晶に電圧を印加して該液晶を駆動するための電極をそれぞれ設ける必要がある。従って、TFT基板1には、各画素ごとに画素電極3を設ける一方、対向基板2には、全画素に共通の電極としての対向電極4を設けている。また、透過型の液晶パネルでは、液晶の配向を制御して透過光を光変調することにより表示を行うため、かかる電極3・4を透光性の電極とすることが要請される。そこで、ITO膜などの透明導電膜を基板1・2上に成膜することによって電極3・4を形成している。

40 【0022】本形成方法では、かかる透明導電膜の形成方法のうち、基板2上にカラーフィルタを設けた後、該カラーフィルタ上に透明電極4となるITO膜を形成する方法について説明する。

【0023】図3並びに図4の(a)(b)を参照して、ステップS1では、ガラス等からなる基板2上に、カラーフィルタ5を形成する。カラーフィルタ5は、基板2上に直接形成してもよいし、あるいは絶縁膜などを成膜した後形成するものとしてもよい。カラーフィルタ5の形成には顔料分散法を用いており、感光性樹脂に顔料を分散した着色レジストを基板2上に塗布し、フォ

トリングラフィ技術により、R（赤）G（緑）B（青）の各色をパターン形成することによって、カラーフィルタ5を形成している。

【0024】カラーフィルタ5の形成後、ステップS2にて、基板2の洗浄処理、及び水切り乾燥処理を行う。

【0025】洗浄処理では、基板2の表面を純水にて洗浄する。洗浄方法としては、ブラシスクラブ、超音波、メガソニック、キャビテーションジェット、またはバブルジェット等による方法を用いることができる。

【0026】水切り乾燥処理では、基板2を高速回転させて行うスピニング方法や、基板2の表面に高圧エアを吹きつけて行うエアナイフによる方法などを用いて、基板2表面の水切りを行う。

【0027】水切り乾燥の後、ステップS3にて、ベーク処理を行う。

【0028】ベーク処理は、基板2を加熱室（オーブン）等に投入し加熱することによって、該基板2の脱水・乾燥処理を行うものである。本形成方法では、このベーク処理の際、加熱室における基板2周囲の雰囲気温度（以下、「ベーク温度」という。）を100℃以下に設定して、ベーク処理を行っている。一方、従来のベーク処理では、ベーク温度は180℃程度もしくはそれ以上に設定されており、従って、本形成方法では、従来よりも低いベーク温度にてベーク処理を行っている。

【0029】ベーク処理を行う時間は、30分～60分の範囲とすることが望ましいが、この範囲外に設定してもよい。例えば、ベーク処理を行う時間は、60分以上であつてもよく、各製造条件に適した処理時間を選択すればよい。

30 【0030】ベーク処理の際の加熱方法としては、熱風循環による加熱方法、赤外線による加熱方法、またはホットプレートによる加熱方法などを用いることができる。

【0031】また、上記ベーク処理は、大気中、窒素中、あるいは真空中のいずれの雰囲気で行ってもよい。

【0032】上記ベーク処理の後、ステップS4では、図4の(c)に示すように、カラーフィルタ5上に、透明電極4となるITO膜を成膜する。

40 【0033】ITO膜の成膜方法には、スパッタリングを用いている。また、本形成方法では、ITO膜を成膜するときに基板2を加熱しており、かかる成膜時の基板温度（以下、「基板加熱温度」という。）を150℃以下に設定している。一方、従来の成膜方法では、基板加熱温度は250℃程度もしくはそれ以上に設定されており、従って、本形成方法では、従来よりも低い基板加熱温度にてITO膜の成膜処理を行っている。

【0034】本形成方法においては、スパッタリングによってITO膜を成膜するのに、以下の2つの成膜方法のうちのいずれかを用いている。

50 【0035】第1の方法は、スパッタリングターゲット

として、重量比で5~10重量%の酸化スズを混合した酸化インジウムを60~98%の密度に焼結したものを使用する。そして、成膜室である真空チャンバー内に、アルゴンガスまたはアルゴンと酸素との混合ガスを0.2~0.9Paの圧力になるよう導入した後、直流(DC)方式あるいは高周波(RF)方式でグロー放電を発生させて、ITO膜の形成を行う。

【0036】第2の方法は、スパッタリングターゲットとして、重量比で5~10重量%の金属スズを含有した金属インジウムの合金を使用する。そして、成膜室である真空チャンバー内に、アルゴンと酸素との混合ガスを0.2~0.9Paの圧力になるよう導入した後、直流方式あるいは高周波方式でグロー放電を発生させて、反応性スパッタリングによりITO膜の形成を行う。

【0037】上記第1の方法及び第2の方法ともに、ITO膜の膜厚は、1000Å~2000Å程度に形成しているが、膜厚については、用途に応じて最適な膜厚を選定すればよい。

【0038】また、上記第1の方法及び第2の方法ともに、成膜の方式については、インライン方式の通過成膜、枚葉方式の静止対向成膜、パッチ式の回転成膜方式等のいずれの方式であってもよい。

【0039】上述のように、上記第1の方法及び第2の方法のいずれの方法を用いた場合にも、基板加熱温度を150℃以下にした状態でスパッタリングを行い、ITO膜を形成している。このとき、ITO膜とカラーフィルタ5との密着性を考慮すると、基板加熱温度は100℃~150℃の範囲とすることが好ましい。

【0040】ITO膜を形成した後、ステップS5では、図4の(d)に示すように、ITO膜上に配向膜7を形成する。これにより、対向基板2の基板作製を完了する。

【0041】次に、図1を参照して、上記S3のベーク処理と上記S4のITO膜成膜処理とに用いる装置10について説明する。

【0042】上記装置10と比較する意味で、はじめに、従来の成膜装置について説明する。スパッタリングやCVD等に用いる従来の成膜装置は、通常、図7に示すように、仕込室53、予備加熱室54、成膜室55、及び取出室56から構成されており、基板57は、これら各室を順次矢符A方向に搬送される。具体的には、複数の基板57がカセット58に納められた状態で仕込室53に投入されると、そこから基板57は1枚ずつ取り出され、予備加熱室54を経て成膜室55にて成膜処理を受けた後、取出室56のカセット59にて成膜室55から搬送される。

【0043】成膜室55にて成膜するときの基板加熱温度は、成膜のスピードや物質の反応性、成膜物の特性等を考慮してかなり高い温度に設定されており、従来のスパッタリングによるITO膜成膜時では、基板加熱温度は250℃程度に設定されていた。従って、基板57を

室温から急激に高温に晒すことを避けるために、予備加熱室54が設けられている。

【0044】また、予備加熱室54における予備加熱工程は、時間的には数分程度に設定されており、基板1枚当たりの成膜スピードと大差がないため、予備加熱室54も、成膜室55と同様に、順次搬送されてくる基板57を1枚ずつ処理する構成になっていた。

【0045】これに対して、本形成方法では、上述のように、ITO膜の成膜前のベーク処理を行う時間を30分から60分程度としており、成膜時間はこれよりも短い処理時間に設定されている。従って、このベーク工程と成膜工程とを同じペースで行うことは非効率になる。一方、ベーク工程と成膜工程とを別個の装置で行うことも考えられるが、この場合は、装置の占有面積が大きくなってしまふ。

【0046】そこで、本形成方法におけるベーク処理及び成膜処理では、図1に示す装置10を使用している。本装置10は、仕込室11、ベーク室12、成膜室13、及び取出室14から構成されており、基板2は、これら各室を順次矢符B方向に搬送される。ここで、ベーク室12は、図示しない複数の基板保持手段を備えており、順次搬送されてくる複数の基板2を同時にベーク可能な構成になっている。従って、本装置10を用いることにより、効率の向上を図ることができる。

【0047】以下では、上記装置10を用いて行われる上記S3のベーク処理及びS4の成膜処理について説明する。

【0048】まず、常温、常圧下において、カラーフィルタ5の形成された基板2を、カセット15に納めた状態で仕込室11に投入する。

【0049】次に、カセット15から1枚ずつ基板2をベーク室12へ送り込む。ベーク室12には、基板2の取込口12aと掃出口12bとが設けられ、仕込室11からは取込口12aを介して基板2が受け渡される。

【0050】ベーク室12に送り込まれた基板2は、上記した基板保持手段によって垂直に保持され、ベーク処理される。この基板保持手段は、ベーク室12内に複数設けられ、一定周期で矢符C方向に回転する構成になっている。尚、基板保持手段が基板2を垂直に保持するのは、基板上への異物の付着を防ぐためである。

【0051】次に、ベーク室12の掃出口12bから基板2が取り出されて成膜室13へ送り込まれ、ここで成膜処理が施され基板上にITO膜が形成される。尚、この成膜室13内は処理中ほぼ真空状態となっている。

【0052】次に、成膜工程でITO膜が形成された基板2は取出室14へ搬送され、カセット16へ1枚ずつ収納され、このカセット16が全て埋まると、基板2は次工程に運ばれる。

【0053】例えば、上記のベーク処理において、基板1枚当たりのベーク処理時間を50分に設定し、上記の

成膜処理において、基板1枚当たりの成膜処理時間を5分に設定した場合、仕込室11からベーク室12へは5分間隔で基板2が投入され、ベーク室12内で50分ベーク処理された後、成膜室13へ送られるように基板保持手段の数を設けた構成にすればよい。

【0054】尚、上記の仕込室11と取出室14とは、室内の圧力が調整できる構成になっていることが望ましい。つまり、カセット15を仕込室11に投入するときや、カセット16を取出室14から取り出すとき等は、外の雰囲気（外気）に晒されることになるが、かかるときには仕込室11及び取出室14は常圧となり、外の雰囲気と遮断されるときには真空となるように、圧力調整できる構成であることが望ましい。

*【0055】また、仕込室11とベーク室12との温度差が大きくなる場合には、これら仕込室11とベーク室12との間に、予備加熱室を設けてもよい。

【0056】上述した本形成方法によってカラーフィルタ5上にITO膜を形成した場合には、表1に示すように、従来方法では生じてしまう柱状突起の発生を効果的に抑制・防止することができた。即ち、図5に示すように、基板2上に設けたR・G・Bの各色のカラーフィルタ5上に、透明電極4となるITO膜を表面を平坦に形成することができた。

【0057】

【表1】

* 柱状突起発生数

	Red 部	Green 部	Blue 部
従来方法	8 個/ μm^2	4 個/ μm^2	14 個/ μm^2
本形成方法	0 個/ μm^2	0 個/ μm^2	0 個/ μm^2

【0058】尚、従来方法は、ベーク温度を180℃程度とし、ITO膜成膜時の基板加熱温度を250℃程度とした以外は本形成方法と同じ条件にして、ITO膜を形成した。また、柱状突起の発生数については、走査型顕微鏡でITO膜表面の単位面積当たりの柱状突起の発生数を数えることにより評価した。

【0059】従来方法により形成したITO膜において、R・G・Bの各色のカラーフィルタ5上で柱状突起※

20※の発生数が相違するのは、各色の顔料の成分によって発生数に違いが生ずるからと考えられる。

【0060】また、ベーク温度と、ITO膜成膜時の基板加熱温度とを種々の温度に変更してITO膜の形成を行い、柱状突起の発生などについて評価を行った。その結果を、表2～表4に示す。

【0061】

【表2】

ベーク温度	室温	80℃	90℃	100℃	110℃
柱状突起の発生	無し	無し	無し	極少	有り
表示品位	◎	◎	◎	○	×

(基板加熱温度: 150℃)

【0062】

【表3】

基板加熱温度	90℃	100℃	150℃	170℃	200℃
柱状突起の発生	無し	無し	無し	極少	有り
密着性	×	○	○	○	○
表示品位	×	○	◎	○	×

(ベーク温度: 90℃)

【表4】

【0063】

基板加熱温度 バーク温度	10				
	室温	80℃	90℃	100℃	110℃
90℃	×	×	×	×	×
100℃	○	○	○	○	×
150℃	◎	◎	◎	○	×
170℃	○	○	△	△	×
200℃	×	×	×	×	×

【0064】表2では、バーク温度は室温（25℃）から110℃の範囲で変更しながら、基板加熱温度は150℃と一定にした状態でそれぞれITO膜を形成した場合に、各ITO膜中の柱状突起の発生数、及び液晶パネルの表示品位を評価した結果を示している。

【0065】表3では、バーク温度は90℃と一定にした状態で、基板加熱温度は90℃から200℃の範囲で変更しながらそれぞれITO膜を形成した場合に、各ITO膜中の柱状突起の発生数、ITO膜とカラーフィルタとの密着性、及び液晶パネルの表示品位を評価した結果を示している。

【0066】表4では、バーク温度は室温から110℃の範囲で、基板加熱温度は90℃から200℃の範囲で変更しながらそれぞれITO膜を形成した場合に、各液晶パネルの表示品位を評価した結果を示している。

【0067】これらの結果から明らかなように、バーク温度を100℃以下とし、基板加熱温度を150℃以下としてITO膜を形成することで、柱状突起の発生を効果的に抑制・防止することができる。

【0068】バーク温度は、室温25℃から100℃の範囲にすることが好ましく、より好ましくは、80℃から90℃の範囲に設定する。

【0069】基板加熱温度は、ITO膜とカラーフィルタとの密着性等を考慮して、100℃以上150℃以下の範囲にすることが好ましい。但し、バーク温度との関係で基板加熱温度を170℃程度に設定しても所望の特性を得ることができる可能性がある。

【0070】かかる温度設定により形成したITO膜では、抵抗値はやや大きくなり、密着性も若干弱くなるが、広範囲に適用可能な特性は確保される。また、本形成方法は、図2（b）に示すように、全画素に共通する電極である広面積の対向電極4の形成に用いているので、多少抵抗値が大きくなることや密着性が弱くなることは、液晶パネルの表示上殆ど問題にはならない。

【0071】本発明の透明導電膜の形成方法は、上述した本実施形態の形成方法に限られるものでなく、種々の分野にて適用可能である。但し、着色顔料を用いたカラーフィルタ上にITO膜を形成する際に、効果的に柱状突起の発生を防止・抑制できることから、本発明は、顔

料のカラーフィルタを用いた液晶パネル等の製造時に適用することが特に好ましい。

【0072】

【発明の効果】請求項1の発明に係る透明導電膜の形成方法は、以上のように、基板上に設けたカラーフィルタ上に、酸化インジウム錫などからなる透明導電膜を形成する透明導電膜の形成方法において、前記基板を洗浄後、該基板を100℃以下の温度で乾燥させる第1の工程と、前記基板を150℃以下の温度で加熱しながら、前記カラーフィルタ上に前記透明導電膜を形成する第2の工程とを含む方法である。

【0073】これにより、形成された透明導電膜において、柱状突起の発生を抑制・防止できる。

【0074】それゆえ、カラーフィルタ上に表面の平坦な透明導電膜を形成することができ、液晶パネルの製造時などに適用した場合には、液晶の配向不良などを防止して表示品位の良好なパネルを得ることができ、液晶パネル等の製品の歩留りを向上できる。

【0075】請求項2の発明に係る透明導電膜の形成方法は、以上のように、請求項1の方法において、前記第1の工程にて、前記基板を乾燥させる際の温度を25℃以上100℃以下に設定する方法である。

【0076】これにより、所望の乾燥処理を行いつつ、柱状突起の発生を抑制・防止を確実にものにできる。

【0077】請求項3の発明に係る透明導電膜の形成方法は、以上のように、請求項1または2の方法において、前記第2の工程にて、前記基板を加熱する際の温度を100℃以上150℃以下に設定する方法である。

【0078】これにより、カラーフィルタとの良好な密着性を確保して所望の膜形成処理を行いつつ、柱状突起の発生を抑制・防止を確実にものにできる。

【0079】請求項4の発明に係る透明導電膜の形成方法は、以上のように、請求項1～3のいずれかの方法において、スパッタリングにより、前記透明導電膜を形成する方法である。

【0080】これにより、第1の工程における乾燥処理の後、スパッタリングによってカラーフィルタ上に透明導電膜を成膜する場合にも、柱状突起の発生を抑制・防

止して、良好な透明導電膜を形成することができる。

(7)

12

11

【図面の簡単な説明】

【図1】本発明の実施の一形態に係る透明導電膜の形成方法に用いる成膜装置を模式的に示す説明図である。

【図2】アクティブマトリックス型液晶パネルを構成する各基板を模式的に示す図であり、(a)は、TFT基板を示す図であり、(b)は、対向基板を示す図である。

【図3】上記透明導電膜の形成方法を説明するためのフローチャートである。

【図4】上記透明導電膜の形成方法を説明するための工程図である。

【図5】上記透明導電膜の形成方法によってITO膜を形成した状態を模式的に示す図である。

【図6】従来の透明導電膜の形成方法によってITO膜

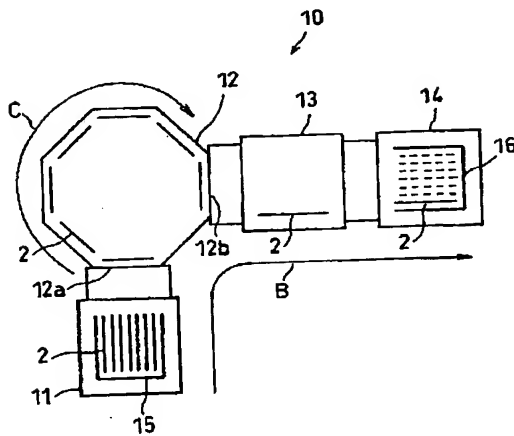
を形成した場合に、ITO膜中に柱状の突起が発生することを示す説明図である。

【図7】従来の予備加熱処理とITO膜の成膜処理とに使用する成膜装置を示す説明図である。

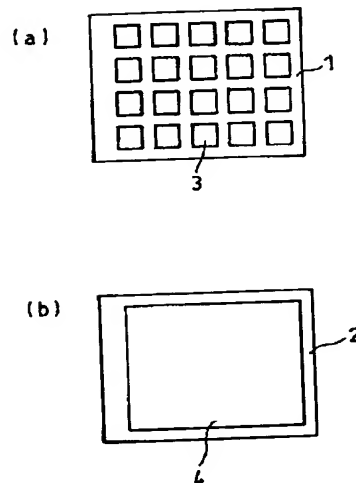
【符号の説明】

- 2 基板
- 4 電極（透明導電膜）
- 5 カラーフィルタ
- 7 配向膜
- 11 仕込室
- 12 ベーク室
- 13 成膜室
- 14 取出室

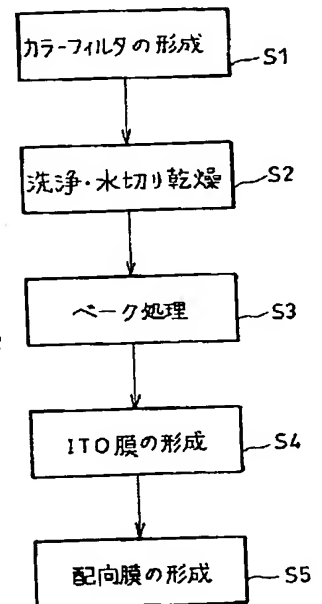
【図1】



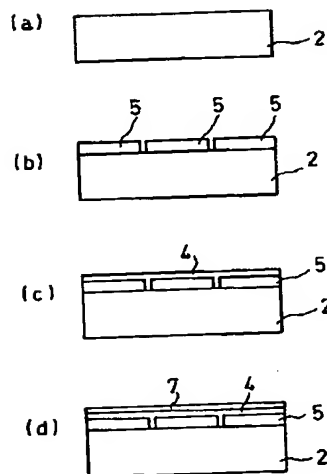
【図2】



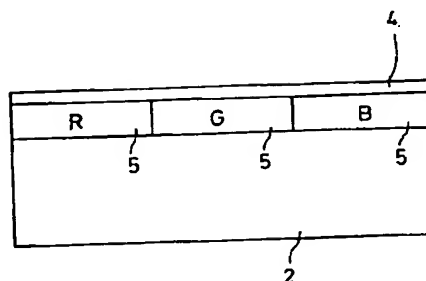
【図3】



【図4】



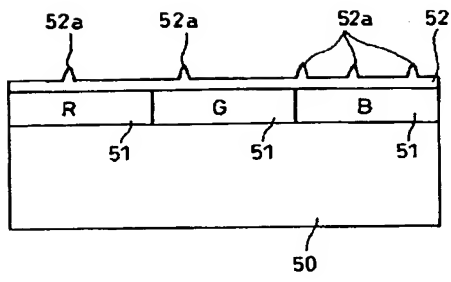
【図5】



(8)

特開平 1 1 - 9 5 2 3 4

【図 6】



【図 7】

